

**ФЕДЕРАЛЬНОЕ
ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«ЛУГАНСКИЙ ГОСУДАРСТВЕННЫЙ ПЕДАГОГИЧЕСКИЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ЛГПУ»)**

Структурное подразделение Институт физико-математического
образования, информационных и обслуживающих технологий
Кафедра информационных образовательных технологий и систем

УТВЕРЖДАЮ

Врио директора ИФМОИОТ

Е.А. Журавлева

2026 г.



Приложение к рабочей программе учебной дисциплины

**ФОНД ОЦЕНОЧНЫХ СРЕДСТВ
для проведения текущего контроля и промежуточной аттестации
обучающихся по дисциплине
«Компьютерная схемотехника»**

По направлению подготовки 44.03.05 Педагогическое образование (с двумя профилями подготовки)

Профиль подготовки Математика. Информатика

Квалификация выпускника бакалавр

Форма обучения очная, заочная

Курс ОФО – 5, ЗФО – 6

Разработчик

Капустин Д.А.

доктор тех. наук, заведующий кафедрой
информационных образовательных
технологий и систем

Заведующий кафедрой

Д.А. Капустин

Протокол от «13» января 2026 г. № 11

1. ПАСПОРТ ФОНДА ОЦЕНОЧНЫХ СРЕДСТВ

1.1. Область применения

Фонд оценочных средств (ФОС) – неотъемлемая часть рабочей программы дисциплины (модуля) Компьютерная схемотехника и предназначен для контроля и оценки образовательных достижений студентов, освоивших программу дисциплины (модуля).

1.2. Цели и задачи фонда оценочных средств

Цель ФОС – установить соответствие уровня подготовки обучающегося требованиям ФГОС ВО – бакалавриат по направлению подготовки 44.03.05 Педагогическое образование (с двумя профилями подготовки), утвержденным приказом Министерства образования и науки Российской Федерации от 22 февраля 2018 г. №125 (с изменениями и дополнениями) и Профессиональным стандартом, утвержденным Приказом Министерства труда и социальной защиты Российской Федерации «Об утверждении профессионального стандарта "Педагог (педагогическая деятельность в сфере дошкольного, начального общего, основного общего, среднего общего образования) (воспитатель, учитель)"» от 18 октября 2013 г. № 544н.

1.3. Перечень компетенций, формируемых в процессе освоения основной образовательной программы

Процесс освоения дисциплины направлен на формирование следующих компетенций и индикаторов их достижения:

Код по ФГОС ВО	Индикатор достижения
Профессиональные	
ПК-3. Способен осваивать и применять базовые научно-теоретические знания и практические умения по информатике в профессиональной деятельности	ПК.3.1. Способность формировать и реализовывать программы развития универсальных учебных действий по информатике ПК.3.2. Демонстрировать знание содержания образовательных программ по информатике. ПК.3.3. Способность проектировать образовательные программы различных уровней и элементы образовательных программ в предметной области «Информатика».
Общепрофессиональные	
ОПК-2. Способен участвовать в разработке основных и дополнительных образовательных программ, разрабатывать отдельные их компоненты (в том числе с использованием информационно-коммуникационных технологий)	ОПК.2.1. Осуществлять разработку программ отдельных учебных предметов, в том числе программ дополнительного образования (согласно освоенному профилю (профилям) подготовки) ОПК.2.2. Демонстрировать умение разрабатывать программу развития

	<p>универсальных учебных действий средствами преподаваемой(-ых) учебных дисциплин, в том числе с использованием ИКТ</p> <p>ОПК.2.3. Демонстрировать умение разрабатывать планируемые результаты обучения и системы их оценивания, в том числе с использованием ИКТ (согласно освоенному профилю (профилям) подготовки)</p>
--	--

1.4. Этапы формирования компетенций и средства оценивания уровня их сформированности

Этапы формирования компетенций	Компетенции	Контрольно-оценочные средства / способ оценивания
Тема 1. Схемотехника основных логических элементов ЭВМ.	ОПК-2, ПК-3	Выполнение лабораторных работ
Тема 2. Схемотехника триггерных устройств.	ОПК-2, ПК-3	Выполнение лабораторных работ
Тема 3. Схемотехника Регистров.	ОПК-2, ПК-3	Выполнение лабораторных работ
Тема 4. Схемотехника Счетчиков.	ОПК-2, ПК-3	Выполнение лабораторных работ
Тема 5. Мультиплексоры и Демультимплексоры.	ОПК-2, ПК-3	Выполнение лабораторных работ
Тема 6. Шифраторы и Дешифраторы.	ОПК-2, ПК-3	Выполнение лабораторных работ
Текущая аттестация	ОПК-2, ПК-3	Контрольная работа
Промежуточная аттестация	ОПК-2, ПК-3	Зачет

1.5. Описание показателей формирования компетенций

Код по ФГОС ВО	Результаты сформированности
Профессиональные	
ПК-3. Способен осваивать и применять базовые научно-теоретические знания и практические умения по информатике в профессиональной деятельности	<p>ПК.3.1. Способен формировать и реализовывать программы развития универсальных учебных действий по информатике</p> <p>ПК.3.2. Демонстрирует знание содержания образовательных программ по информатике.</p> <p>ПК.3.3. Способен проектировать образовательные программы различных уровней и элементы образовательных программ в предметной области «Информатика».</p>
ОПК-2. Способен участвовать в разработке основных и дополнительных образовательных программ, разрабатывать отдельные их	ОПК.2.1. Осуществляет разработку программ отдельных учебных предметов, в том числе программ дополнительного

компоненты (в том числе с использованием информационно-коммуникационных технологий)	образования (согласно освоенному профилю (профилям) подготовки) ОПК.2.2. Демонстрирует умение разрабатывать программу развития универсальных учебных действий средствами преподаваемой(-ых) учебных дисциплин, в том числе с использованием ИКТ ОПК.2.3. Демонстрируем умение разрабатывать планируемые результаты обучения и системы их оценивания, в том числе с использованием ИКТ (согласно освоенному профилю (профилям) подготовки)
---	---

1.6. Критерии оценивания компетенций на разных этапах их формирования

Вид учебной работы	Количество баллов		
	ОФО	О-ЗФО	ЗФО
Оформление отчетов по лабораторным работам	35 баллов		35 баллов
Работа на лабораторных занятиях	35 баллов		35 баллов
Выполнение тестовых заданий	-		-
Выполнение заданий самостоятельной работы	20 баллов		20 баллов
Зачет	10 баллов		10 баллов
Итого за семестр:	100 баллов		100 баллов
Всего	100 баллов		

Накопительная система оценивания по 100-балльной шкале

Четырехбалльная система оценивания экзамена	100-балльная шкала	Буквенная шкала, соответствующая 100-балльной шкале	Система оценивания зачета
Отлично	90–100	А – отлично – теоретическое содержание курса освоено полностью, без пробелов; необходимые практические навыки работы с освоенным материалом сформированы; все предусмотренные программой обучения учебные задания выполнены, качество их выполнения оценено числом баллов, близким к максимальному	Зачтено
Хорошо	83–89	В – очень хорошо – теоретическое содержание курса освоено полностью, без пробелов; необходимые практические навыки работы с освоенным материалом в основном сформированы; все предусмотренные программой обучения учебные задания выполнены, качество выполнения большинства из них оценено числом баллов, близким к максимальному	
Хорошо	75–82	С – хорошо – теоретическое содержание курса освоено полностью; некоторые практические	

		навыки работы с освоенным материалом сформированы недостаточно; все предусмотренные программой обучения учебные задания выполнены, качество выполнения ни одного из них не оценено минимальным числом баллов, некоторые виды заданий выполнены с ошибками	
Удовлетворительно	63–74	D – удовлетворительно – теоретическое содержание дисциплины освоено частично, но пробелы не носят существенного характера; необходимые практические навыки работы с освоенным материалом в основном сформированы; большинство предусмотренных программой обучения учебных заданий выполнено, некоторые из выполненных заданий, содержат ошибки	
Удовлетворительно	50–62	E – посредственно – теоретическое содержание курса освоено частично; некоторые практические навыки работы не сформированы, многие предусмотренные программой обучения учебные задания не выполнены либо качество выполнения некоторых из них оценено числом баллов, близким к минимальному	
Неудовлетворительно	21–49	FX – неудовлетворительно – теоретическое содержание курса освоено частично; необходимые практические навыки работы не сформированы; большинство предусмотренных программой обучения учебных заданий не выполнено либо качество их выполнения оценено числом баллов, близким к минимальному; при дополнительной самостоятельной работе над материалом курса возможно повышение качества выполнения учебных заданий	Не зачтено
Неудовлетворительно	0–20	F – неудовлетворительно – теоретическое содержание курса не освоено; необходимые практические навыки работы не сформированы; все выполненные учебные задания содержат грубые ошибки, дополнительная самостоятельная работа над материалом курса не приведет к какому-либо значимому повышению качества выполнения учебных заданий	

2. КОНТРОЛЬНО-ОЦЕНОЧНЫЕ СРЕДСТВА

2.1. Оценочные средства текущего контроля (типовые)

Вопросы для текущего контроля:

1. В основе цифровой электроники лежит система счисления:

А) Двоичная

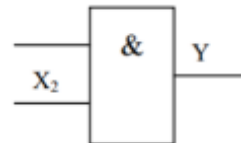
- Б) Десятичная
- В) Шестнадцатеричная
- Г) Восьмеричная

2. Сколько существует основных типов логических схем:

- А) 2
- Б) 3
- В) 4
- Г) 5

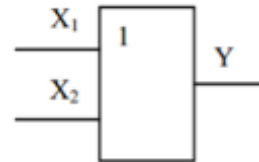
3. На рисунке приведено стандартное обозначение:

- А) Логического элемента И
- Б) Логического элемента ИЛИ
- В) Логического элемента НЕ



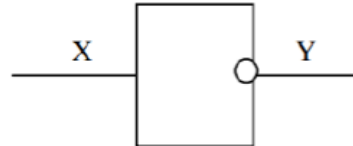
4. На рисунке изображено стандартное обозначение:

- А) Логического элемента И
- Б) Логического элемента ИЛИ
- В) Логического элемента НЕ



5. На рисунке изображено стандартное обозначение:

- А) Логического элемента И
- Б) Логического элемента ИЛИ
- В) Логического элемента НЕ



6. Написать для какого логического элемента представлена таблица истинности:

- А) Логического элемента И
- Б) Логического элемента ИЛИ
- В) Логического элемента НЕ
- Г) Логического элемента И-НЕ

X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	1

7. Написать для какого логического элемента представлена таблица истинности:

- А) Логического элемента И
- Б) Логического элемента ИЛИ
- В) Логического элемента НЕ
- Г) Логического элемента И-НЕ

X1	X2	Y
0	0	0
0	1	0
1	0	0
1	1	1

8. Написать для какого логического элемента представлена таблица истинности:

X1	X2	Y
----	----	---

- А) Логического элемента И
 Б) Логического элемента ИЛИ
 В) Логического элемента НЕ
 Г) Логического элемента И-НЕ

0	0	1
0	1	1
1	0	1
1	1	0

9. Написать для какого логического элемента представлена таблица истинности:

- А) Логического элемента И
 Б) Логического элемента ИЛИ
 В) Логического элемента ИЛИ-НЕ
 Г) Логического элемента И-НЕ

X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	0

10. Написать для какого логического элемента представлена таблица истинности:

- А) Логического элемента ИСКЛЮЧАЮЩИЕ И
 Б) Логического элемента ИСКЛЮЧАЮЩИЕ ИЛИ
 В) Логического элемента ИЛИ-НЕ
 Г) Логического элемента И-НЕ

X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	0

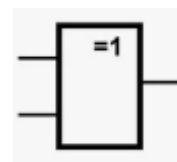
11. Написать для какого логического элемента представлена таблица истинности:

- А) Логического элемента ИСКЛЮЧАЮЩИЕ ИЛИ-НЕ
 Б) Логического элемента ИСКЛЮЧАЮЩИЕ ИЛИ
 В) Логического элемента ИЛИ-НЕ
 Г) Логического элемента И-НЕ

X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	1

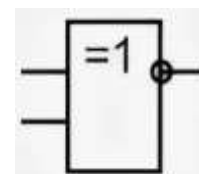
12. На рисунке изображено стандартное обозначение:

- А) Логического элемента И
 Б) Логического элемента ИЛИ
 В) Логического элемента ИСКЛЮЧАЮЩЕЕ ИЛИ
 Г) Логического элемента ИСКЛЮЧАЮЩЕЕ И



13. На рисунке изображено стандартное обозначение:

- А) Логического элемента ИСКЛЮЧАЮЩЕЕ И-НЕ
 Б) Логического элемента ИСКЛЮЧАЮЩЕЕ И
 В) Логического элемента ИСКЛЮЧАЮЩЕЕ ИЛИ
 Г) Логического элемента ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ



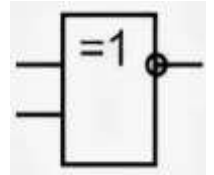
14. Написать для какого логического элемента представлена таблица истинности:

- А) Логического элемента ИЛИ
- Б) Логического элемента И
- В) Логического элемента НЕ
- Г) Логического элемента И-НЕ

X1	Y
0	1
1	0

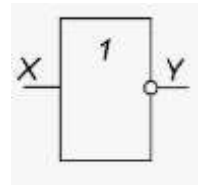
15. На рисунке изображено стандартное обозначение:

- А) Логического элемента ИСКЛЮЧАЮЩЕЕ И-НЕ
- Б) Логического элемента ИСКЛЮЧАЮЩЕЕ И
- В) Логического элемента ИСКЛЮЧАЮЩЕЕ ИЛИ
- Г) Логического элемента ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ



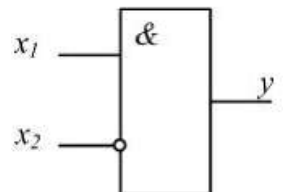
16. На рисунке изображено стандартное обозначение:

- А) Логического элемента НЕ
- Б) Логического элемента И
- В) Логического элемента ИЛИ
- Г) Логического элемента ИЛИ-НЕ



17. На рисунке изображено стандартное обозначение:

- А) Логического элемента ЗАПРЕТА X1
- Б) Логического элемента ЗАПРЕТА X2
- В) Логического элемента НЕ-2И
- Г) Логического элемента 2И-НЕ



18. Написать для какого логического элемента представлена таблица истинности:

- А) Логического элемента ЗАПРЕТА X1
- Б) Логического элемента ЗАПРЕТА X2
- В) Логического элемента НЕ-2И
- Г) Логического элемента 2И-НЕ

X1	X2	Y
0	0	0
0	1	1
1	0	0
1	1	0

19. На рисунке изображено стандартное обозначение для:

- А) Конъюнкции
- Б) Дизъюнкции
- В) Инверсии
- Г) Импликации
- Д) Следования

$$x \vee y$$

$$x + y$$

$$x | y$$

20. На рисунке изображено стандартное обозначение для:

- А) Конъюнкции

- Б) Дизъюнкции
- В) Инверсии
- Г) Импликации
- Д) Следования

$\wedge, \times, \&, \text{И.}$

21. На рисунке изображено стандартное обозначение для:

- А) Конъюнкции
- Б) Дизъюнкции
- В) Инверсии
- Г) Импликации
- Д) Следования

$\overline{A}, \neg A, \text{не } A, \text{not } A$

22. На рисунке изображено стандартное обозначение для:

- А) Конъюнкции
- Б) Дизъюнкции
- В) Инверсии
- Г) Импликации
- Д) Эквивалентности

$x \rightarrow y, x \supset y$

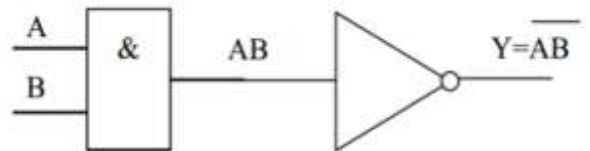
23. На рисунке изображено стандартное обозначение для:

- А) Конъюнкции
- Б) Дизъюнкции
- В) Инверсии
- Г) Импликации
- Д) Эквивалентности

$A \sim B, A \leftrightarrow B,$
 $A \Leftrightarrow B, A = B, A \equiv B$

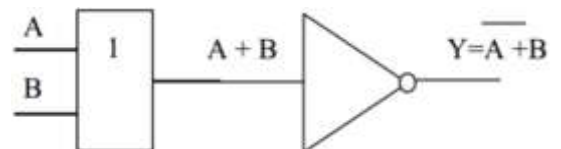
24. На рисунке изображен :

- А) Логический элемент И
- Б) Логический элемент ИЛИ
- В) Логический элемент И-НЕ



25. На рисунке изображен :

- А) Логический элемент ИЛИ
- Б) Логический элемент ИЛИ-НЕ
- В) Логический элемент И-НЕ

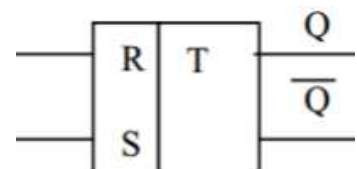


26. Триггер – это электронное устройство, обладающее:

- А) Двумя устойчивыми состояниями
- Б) Тремя устойчивыми состояниями
- В) Одним устойчивым состоянием

27. На рисунке изображено упрощенное схематическое обозначение:

- А) RS – триггера +
- Б) JK – триггера
- В) Т-триггера с синхронизирующим входом
- Г) D-триггера



Д) Т-триггера

28. На рисунке изображено упрощенное схематическое обозначение:

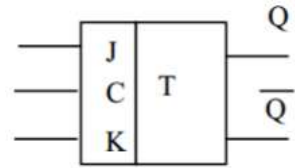
А) RS – триггера

Б) JK – триггера

В) Т-триггера с синхронизирующим входом

Г) D-триггера

Д) Т-триггера



29. На рисунке изображено упрощенное схематическое обозначение:

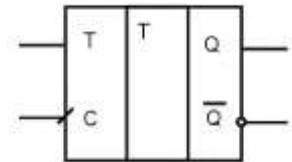
А) RS – триггера

Б) JK – триггера

В) Т-триггера с синхронизирующим входом

Г) D-триггера

Д) Т-триггера асинхронного



30. На рисунке изображено упрощенное схематическое обозначение:

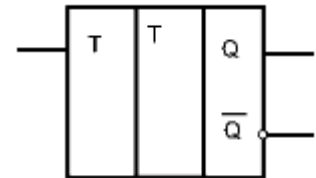
А) RS – триггера

Б) JK – триггера

В) Т-триггера с синхронизирующим входом

Г) D-триггера

Д) Т-триггера асинхронного



31. На рисунке изображено упрощенное схематическое обозначение:

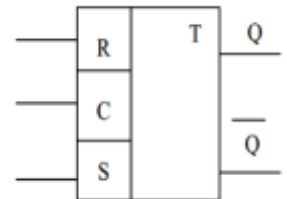
А) RS – триггера с синхронизирующим входом

Б) JK – триггера

В) Т-триггера с синхронизирующим входом

Г) D-триггера

Д) RS-триггера асинхронного



32. На рисунке изображено упрощенное схематическое обозначение:

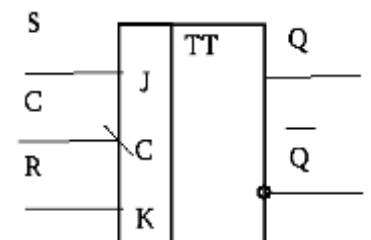
А) RS – триггера с синхронизирующим входом

Б) JK – триггера

В) Т-триггера с синхронизирующим входом

Г) D-триггера

Д) RS-триггера асинхронного



33. Комбинационными называют узлы, не содержащие:

А) элементов памяти

Б) логических элементов

В) дискретных элементов

34. В комбинационных узлах нет входов:

А) информационных

Б) адресных

В) управляющих

Г) логических

35. Комбинационная схема, предназначенная для сложения двоичных чисел, называется

А) сумматором

- Б) дешифратором
 - В) мультиплексором
 - Г) дешифратором
36. Накапливающий узел, предназначенный для приема, хранения, преобразования и выдачи двоичной информации, называется:
- А) регистром
 - Б) счетчиком
 - В) сумматором
 - Г) шифратором
37. Накапливающий узел, предназначенный для подсчёта событий, подсчёта импульсов, поступающих на счётный вход, называется:
- А) регистром
 - Б) счетчиком
 - В) сумматором
 - Г) шифратором
38. Комбинационная схема, имеющая при n информационных входах до 2^n выходов и осуществляющая преобразование параллельного двоичного числа в унитарный код, называется:
- А) дешифратором
 - Б) шифратором
 - В) сумматором
 - Г) счетчиком
39. В динамической памяти DRAM информация хранится в ячейке, состоящей из:
- А) запоминающего конденсатора, доступ к которому управляется транзистором
 - Б) электронного переключателя – триггера
 - В) диода
40. В статической памяти SRAM информация хранится в ячейке, состоящей из:
- А) запоминающего конденсатора, доступ к которому управляется транзистором
 - Б) электронного переключателя – триггера
 - В) диода
41. Отметьте неправильный ответ: по способу хранения информации ИМС ЗУ подразделяются на:
- А) статические
 - Б) динамические
 - В) кинематические
42. Объем памяти ЗУ измеряется в:
- А) Байтах
 - Б) Омах
 - В) Ваттах
43. Отметьте неправильный ответ. Микросхемы ПЗУ ROM делятся на:
- А) Масочные ПЗУ – ПЗУМ (ROM)
 - Б) Программируемые пользователем ПЗУ – ППЗУ (PROM)
 - В) Репрограммируемые ПЗУ – РПЗУ (EPROM)

Г) Кинематические ПЗУ

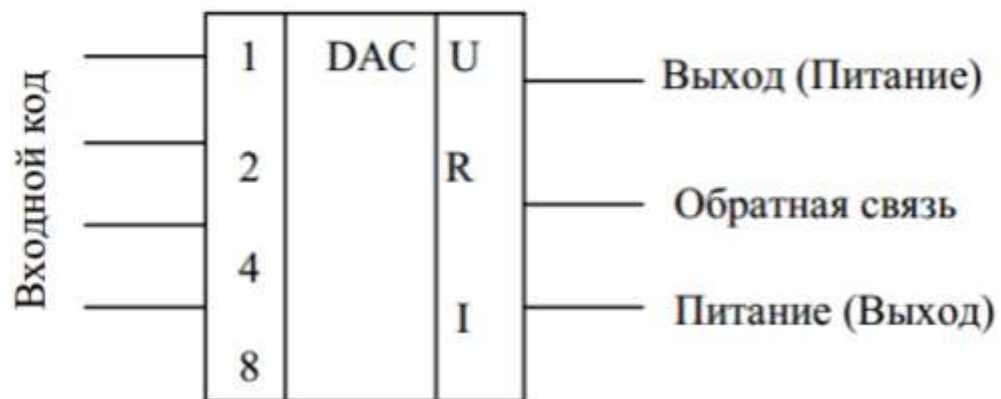
44. Устройство, преобразующее цифровой код в аналоговую величину, называется:

- А) Цифроаналоговый преобразователь (ЦАП)
- Б) Аналогово-цифровой преобразователь (АЦП)
- В) Амплитудно-частотный преобразователь
- Г) Фазочастотный преобразователь

45. Выходные параметры ЦАП

- А) Напряжение или ток
- Б) Мощность
- В) Сопротивление

46. Определите, графическое обозначение какого устройства изображено на рисунке:



- А) цифроаналогового преобразователя (ЦАП)
- Б) аналогово-цифрового преобразователя (АЦП)
- В) сумматора
- Г) шифратора

47. Как называют средний слой у биполярных транзисторов?

- А) Сток
- Б) Исток
- В) База
- Г) Коллектор

48. Сколько p-n переходов содержит транзистор?

- А) Один
- Б) Два
- В) Три

49. Какой материал называется полупроводником n-типа?

- А) тот, в котором основные носители зарядов – электроны;
- Б) тот, в котором основные носители зарядов – дырки;
- В) тот, в котором присутствуют электронно-дырочные пары

50. Какой материал называется полупроводником p-типа?

- А) тот, в котором основные носители зарядов – электроны;
- Б) тот, в котором основные носители зарядов – дырки;
- В) тот, в котором присутствуют электронно-дырочные пары

Ключ к тестовому заданию

1	2	3	4	5	6	7	8	9	10
---	---	---	---	---	---	---	---	---	----

А	Б	А	Б	В	Б	А	Г	В	Б
11	12	13	14	15	16	17	18	19	20
А	В	Г	В	Г	А	Б	А	Б	А
21	22	23	24	25	26	27	28	29	30
В	Г	Д	В	Б	А	А	Б	В	Д
31	32	33	34	35	36	37	38	39	40
А	Б	А	Г	А	А	Б	А	А	Б
41	42	43	44	45	46	47	48	49	50
В	А	Г	Б	А	А	В	Б	А	Б

- 51.МОП-транзисторы. Основные характеристики и технологии изготовления.
- 52.Источники стабильного тока и напряжения.
- 53.Схемотехника интегральных операционных усилителей на биполярных транзисторах.
- 54.Операционные усилители на МОП-транзисторах.
- 55.Функциональные узлы на базе интегральных ОУ.
- 56.КМОП-инвертор.
- 57.Элементы КМОП-логики.
- 58.Элементы БиКМОП-логики.
- 59.Элементы эмиттерно-связанной логики.
- 60.Комбинационные логические схемы.
- 61.Модуляция и демодуляция. Спектры модулированных сигналов.
- 62.Нелинейное и параметрическое преобразование сигналов.
- 63.Цифровые сигналы. Спектры дискретизированных и цифровых сигналов.
- 64.РС-генераторы гармонических колебаний.
- 65.ЛС-генераторы гармонических колебаний.
- 66.Мультивибраторы.
- 67.Генераторы импульсов на специализированных ИС.
- 68.Активные фильтры.
- 69.Фильтры на переключаемых конденсаторах.
- 70.Аналого-цифровые преобразователи.
- 71.Цифро-аналоговые преобразователи.
- 72.Цифровые фильтры.
- 73.Современные программы анализа и проектирования электронных устройств.
- 74.Дайте понятие, что такое система счисления?
75. Дайте понятие, что такое информационный поток?
76. Расскажите, какие признаки имеет двоичная система счисления?
77. Поясните, чем отличается позиционная система счисления от непозиционной?
78. Дайте понятие, что такое алгебра логики?

79. Формы представления числовой информации в цифровых устройствах?
80. Арифметические операции с кодированными числами?
81. Функциональная логика
82. Основы синтеза цифровых логических устройств
83. Цифровые интегральные микросхемы
84. Типовые устройства обработки информации
85. Цифровые счетчики импульсов
86. Цифровые триггерные схемы
87. Задачи устройств цифровой техники. Понятие систем счисления чисел. Двоичная система счисления.
88. С какого разряда начинается сложение?
89. В каком разряде занимается единица при вычитании?
90. Как производится перевод чисел из десятичной системы в двоичную.
91. Что такое таблица истинности?
92. Запишите алгоритм построения таблицы истинности.
93. Запишите приоритет выполнения логических операций.
94. Какое устройство называют триггером.
95. Типы триггеров.
96. Какие режимы работы триггеров.
97. Чем отличается синхронный RS-триггер от асинхронного?
98. УГО различных типов триггеров.
99. Дать определение счетчика.
100. Что является основой счетчика?
101. Что такое регистр?
102. Какие вспомогательные элементы, помимо регистров, используются в триггерах и для чего?
103. На какие типы подразделяются регистры по способу ввода и вывода информации?
104. Какие существуют дешифраторы по способу построения?
105. Что обозначают цифры 1,2,4,8 на входах шифратора?
106. Сколько выходов будет у мультиплексора на 2 адресных входа?
107. Сколько адресных входов будет у мультиплексора на 4 информационных входов?
108. Сколько строк будет в таблице истинности у мультиплексора на 32 информационных входов?
109. Сколько столбцов будет в таблице истинности у мультиплексора на 32 информационных входов?
110. Сколько строк будет в таблице истинности у дешифратора на 4 входа адреса?
111. Как нужно изменить функциональную схему мультиплексора, чтобы он находился в активном состоянии при разрешающем сигнале, равном 0?
112. Какая максимальная сумма может быть получена на выходах восьмиразрядного двоичного сумматора?

113. Как изменится результат суммирования в четырехразрядном сумматоре, если сигнал на входе Сп изменится с нуля на единицу?
114. Комбинационные цифровые устройства. Последовательность синтеза комбинационных устройств.
115. Синтез базовых комбинационных схем: пороговой ячейки, дешифратора, шифратора, мультиплексора, сумматора, схемы сравнения.
116. Принцип работы последовательностных цифровых устройств.
117. Триггеры на цифровых элементах. Классификация триггеров.
118. Асинхронный и синхронный триггеры RS-типа. Закон функционирования. Схемная реализация триггеров
119. Синхронный триггеры D-типа. Закон функционирования. Схемная реализация триггера. Методы синхронизации.
120. Синхронный JK-триггер. Закон функционирования.
121. Системы счисления, кодированное представление чисел для обработки в ЦВМ.
122. Логические переменные и функции.
123. Принципы построения логических элементов.
124. Основные параметры и характеристики логических элементов.
125. Транзисторный ключ.
126. Схемотехника ТТЛ-вентилей.
127. Разновидности ТТЛ и ТТЛШ логических элементов.
128. ЭСЛ логические элементы.
129. Логические элементы на КМОП-структурах.
130. Способы согласования логических элементов.
131. Причины возникновения помех по цепям питания и методы борьбы с ними.
132. Влияние параметров линий связи на процессы передачи цифровых сигналов.
133. Методы согласования линий связи.
134. Способы уменьшения помех при передаче цифровых сигналов.
135. Классификация цифровых устройств.
136. Преобразователи кода.
137. Дешифраторы.
138. Мультиплексоры.
139. Схемы контроля четности.
140. Цифровые компараторы.

2.2. Оценочные средства для промежуточной аттестации

Вопросы для проведения аттестации

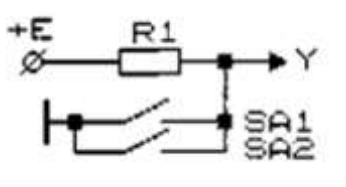
1. Системы счисления, кодированное представление чисел для обработки в ЦВМ.
2. Логические переменные и функции.
3. Принципы построения логических элементов.
4. Основные параметры и характеристики логических элементов.
5. Транзисторный ключ.
6. Схемотехника ТТЛ-вентилей.
7. Разновидности ТТЛ и ТТЛШ логических элементов.
8. ЭСЛ логические элементы.
9. Логические элементы на КМОП-структурах.
10. Способы согласования логических элементов.
11. Причины возникновения помех по цепям питания и методы борьбы с ними.
12. Влияние параметров линий связи на процессы передачи цифровых сигналов.
13. Методы согласования линий связи.
14. Способы уменьшения помех при передаче цифровых сигналов.
15. Классификация цифровых устройств.
16. Преобразователи кода.
17. Дешифраторы.
18. Мультиплексоры.
19. Схемы контроля четности.
20. Цифровые компараторы.
21. Сумматоры двоичных кодов чисел
22. Устройства вычитания двоичных кодов чисел.
23. Сумматоры двоично-десятичных кодов.
24. Арифметико-логические устройства.
25. Умножители двоичных кодов чисел.
26. Триггеры.
27. Регистры.
28. Накапливающий сумматор.
29. Кольцевой счетчик.
30. Двоичные счетчики.
31. Счетчики с произвольным и управляемым модулем счета.
32. Делители и синтезаторы частоты.
33. Классификация и структурная организация полупроводниковых запоминающих устройств.
34. Схемотехника ячеек накопителей статических запоминающих устройств.
35. Динамические запоминающие устройства.
36. Постоянные и перепрограммируемые запоминающие устройства.
37. Принципы обработки цифровых данных.
38. Способы реализации логических функций.
39. Принципы построения и элементы программируемых логических интегральных схем.
40. Периферийное сканирование цифровых устройств.
41. Периферийные узлы цифровых устройств.

42. Формирователи импульсов на логических элементах.
43. Генераторы цифровых сигналов на логических элементах.
44. Генераторы с кварцевой стабилизацией частоты.
45. Способы управления одиночными светодиодными индикаторами.
46. Системы отображения многоразрядных цифровых данных.
47. Жидкокристаллические индикаторы и способы управления ими.
48. Элементы ТТЛ с открытым коллекторным выходом.
49. Элементы ТТЛ с тремя состояниями.
50. Ключи на МДП транзисторах с линейной и нелинейной нагрузкой.
51. Ключи на МДП транзисторах с квазилинейной нагрузкой.
52. Ключи на МДП транзисторах с улучшенной нелинейной нагрузкой.
53. Ключи на КМДП транзисторах.
54. Логические элементы на МДП-ключках с пассивной нагрузкой.
55. Логические элементы на КМДП-ключках.
56. Основные типы линейных аналоговых устройств.
57. Резистивный делитель напряжения.
58. Пассивное устройство взвешенного суммирования.
59. Масштабные преобразователи: инвертор.
60. Масштабные преобразователи: усилитель, повторитель.
61. Переключательные функции одной и двух переменных.
62. Тождества и законы алгебры логики.
63. Дизъюнктивные и конъюнктивные нормальные формы представления функций алгебры логики.
64. Минимизация логических функций с использованием карт Карно.
65. Метод испытаний.
66. Анализ и синтез комбинационных схем.
67. Правила оформления схем цифровых устройств.
68. Логические схемы на биполярных транзисторах.
69. ТТЛ с транзисторами Шотки.
- 70.0 Основные электрические параметры и характеристики логических элементов ТТЛ.
71. Особенности применения микросхем ТТЛ при разработке цифровых устройств.
72. Логические элементы на КМОП-транзисторах.
73. Принципы построения логических элементов на КМОП-транзисторах.
74. Физическая структура микросхемы на КМОП-транзисторах.
75. Синтез линейного дешифратора.
76. Схема прямоугольного дешифратора.
77. Схема пирамидального дешифратора.
78. Области применения дешифраторов.
79. Шифраторы.
80. Различные способы построения мультиплексоров.
81. Универсальность использования мультиплексоров.
82. Мультиплексорное дерево.

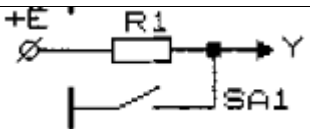
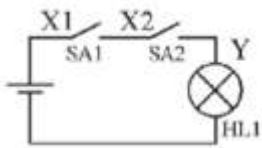
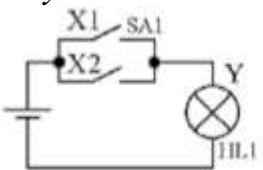
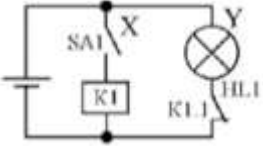
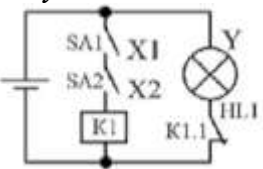
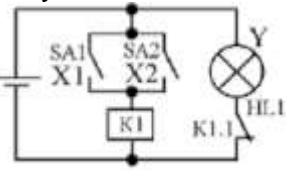
83. Демультимплексоры.
84. Одноразрядный сумматор на два и три входа.
85. Способы межкаскадных связей.
86. Реализация сумматора на интегральных схемах.
87. Комбинационный сумматор с ускоренным распространением переноса.
88. Сумматор последовательного типа.
89. Накапливающий сумматор.
90. Двоично-десятичный сумматор.
91. Асинхронные RS-триггеры.
92. Синхронные триггеры со статическим управлением.
93. Двухступенчатые триггеры MS-типа с статическим управлением.
94. Схемы простейших регистров.
95. Реверсивные регистры.
96. Асинхронные и синхронные счетчики.
97. Классическая и магистральная структуры вычислительных систем.
98. Организация программных устройств управления.
99. Организация устройств управления с жесткой логикой.
100. Особенности построения устройств управления.
101. Внутренняя и внешняя память вычислительных систем.
102. Классификация микросхем памяти.
103. Режимы работы и характеристики статических БИС ЗУ.
104. Организация статических ЗУ.
105. Структурная организация БИС ЗУ.
106. Построение разных видов запоминающих элементов ОЗУ.
107. Организация модулей ЗУ.
108. Структурная схема микропроцессора.
109. Система команд.
110. Способы адресации.
111. Процесс выполнения команды в микропроцессорном устройстве.
112. Интерфейсные интегральные схемы.
113. Проектирование радиоэлектронной аппаратуры: цель, задачи, концепция, методология, этапы.
114. Области (функциональная, структурная, геометрическая) и уровни представления ПЛИС.
115. Проектирование как процесс последовательного спуска по уровням областей представления (диаграмма Гайского-Кана).
116. Маршрут (поток) проектирования цифровых устройств на ПЛИС.
117. Иерархия языков проектирования аппаратуры.
118. Интерфейс JTAG: назначение, общие принципы граничного сканирования.
119. Интерфейс JTAG: структура цепочки, BSC и устройства управления.
120. Интерфейс JTAG: основные команды, диаграмма состояний TAP-контроллера.
121. Системы автоматизированного проектирования цифровых устройств на ПЛИС. Состав и назначение программных компонент.

122. Особенности САПР Quartus II фирмы Altera.
123. Микропроцессоры. Классификация процессоров. Понятия архитектуры и структуры. Варианты архитектур. Конвейерное выполнение команд.
124. Микропроцессоры. Регистровая модель. Способы адресации операндов.
125. Микропроцессоры. Группы команд. Примеры команд основных групп.
126. Особенности архитектуры микроконтроллеров. Популярные семейства микроконтроллеров.
127. Построение разных видов запоминающих элементов ОЗУ.
128. Организация модулей ЗУ.
129. Структурная схема микропроцессора.
130. Система команд.
131. Способы адресации.
132. Процесс выполнения команды в микропроцессорном устройстве.
133. Интерфейсные интегральные схемы.
134. Программные и аппаратные способы реализации вычислительных алгоритмов.
135. Элементная база цифровой электронной техники.
136. Классификация цифровых интегральных микросхем.
137. ПЛИС в иерархии цифровых ИМС.
138. Концепция программирования структуры интегральных схем.
139. Классификация ПЛИС.
140. Области применения ПЛИС.

Перечень практических заданий к зачету по дисциплине «Компьютерная схемотехника»

№ п/п	Перечень практических заданий к экзамену
1.	<p><i>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</i></p> 
2	<p><i>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</i></p>

3	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p>
4	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p>
5	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p>
6	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p>
7	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p>
8	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p>

	
9	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p> 
10	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p> 
11	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p> 
12	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p> 
13	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p> 
14	<p>Схемный эквивалент какого логического элемента представлен на рисунке? Составить таблицу истинности.</p> 